

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 60049638
PUBLICATION DATE : 18-03-85

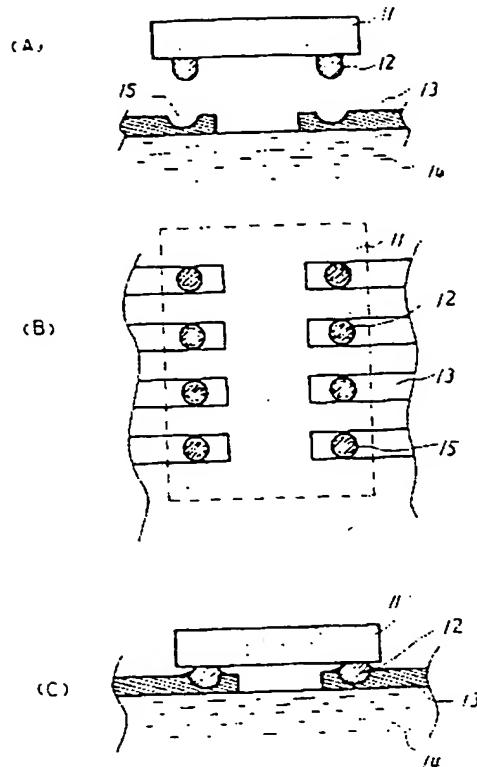
APPLICATION DATE : 26-08-83
APPLICATION NUMBER : 58156747

APPLICANT : SHARP CORP;

INVENTOR : OZAWA KAZUHITO;

INT.CL. : H01L 21/60

TITLE : CONSTRUCTION OF ELECTRONIC PARTS



ABSTRACT : PURPOSE: To attain rapidly positioning of an electronic parts by a method wherein spherical bumps are formed to the bonding terminals of an LSI, and pin holes are formed to a corresponding wiring substrate.

CONSTITUTION: Recess shapes 15 are formed previously at the bonding positions of wiring terminals 13. To form the shapes thereof, after the terminals 13 are formed, an etching mask is covered thereon, and windows are opened in a pin hole type in the mask only at the parts corresponding to the bonding positions. Etching is performed, and semispherical recess parts 15 are formed only at the parts opened with the windows according to half etching. The bumps 12 of an LSI 11 formed in a semispherical type are positioned to be bonded to the terminals 13 formed in such a way.

COPYRIGHT: (C)1985,JPO&Japio

⑯ 日本国特許庁 (JP)

⑰ 特許出願公開

⑱ 公開特許公報 (A) 昭60-49638

⑲ Int.Cl.
H 01 L 21/60

識別記号

厅内整理番号
6732-5F

⑳ 公開 昭和60年(1985)3月18日

審査請求 未請求 発明の数 1 (全3頁)

㉑ 発明の名称 電子部品の構成方法

㉒ 特願 昭58-156747

㉓ 出願 昭58(1983)8月26日

㉔ 発明者 小沢一仁 大阪市阿倍野区長池町22番22号 シャープ株式会社内
㉕ 出願人 シャープ株式会社 大阪市阿倍野区長池町22番22号
㉖ 代理人 弁理士 福士愛彦 外2名

明細書

1. 発明の名称

電子部品の構成方法

2. 特許請求の範囲

1. LSiを回路配線基板にフリップチップボンディングする際に、LSiのボンディング端子に、それぞれ略円すい状の丸型バンプを構成し、それに対応する配線基板の回路上には同一形状のピンホールを構成し、これらLSiの丸型バンプと配線基板のピンホールとを位置合わせしてボンディングすることを特徴とする電子部品の構成方法。

3. 発明の詳細な説明

<技術分野>

本発明はLSiを回路配線基板にフリップチップボンディングして成る電子部品の構成方法に関するものである。

<従来技術>

従来は第1図に示すように、(A)の状態にLSi 1と配線端子3を離した位置で(B)の様に位置合わ

せを光学的に行ない、(C)のようにボンディングする。なお、図に於て、2はバンプ、4は基材である。

LSi 1と配線基板端子との位置合わせは、複雑な装置を使えば、自動的に位置合わせを行なうことも可能であるが、非常に高価な装置を必要とし装置の汎風性も問題になる。

<発明の目的>

本発明は、そういった装置を用いずに簡単な光学装置を使って位置精度と位置合わせスピードを向上させようとしたものである。

<発明の概要>

すなわち、第2図(A)に示す様に、バンプ1 2の凸形状に合わせて回路基板上の配線端子3に凹部1 5を設けることにより、位置合せ精度の許容差を大きくする。これにより、簡単な操作で位置合わせすることができ、場合によってはチップ毎に位置合せする必要を無くし、自動的に位置合せすることを可能とする。

<実施例>

本発明は、第2図(A)に示すように、あらかじめ配線端子13のポンディング位置に凹部15を作る。この作り方は第1図(A)の3のように配線端子を形成した後、エッティングマスクをかぶせ、ポンディング位置に相当する部分のみピンホール状にマスクに窓開けを行なう。これをエッティングして窓開けされた部分のみハーフエッティングで半円球状に凹部15を形成する。このようにして作られた配線端子にLSI11の半円球状に形成されたバンプ12(普通円盤状に半田メッキを施しリフローして半田を溶融させることにより半田バンプとして形成できる)を位置合わせし、第2図(C)のようにポンディングする。なお、図に於て、14は基材である。

凹部を形成するためのエッティング方法は湿式エッティング或いはスパッタエッティング法を用いることができる。

尚、エッティングにより凹部を形成するのではなく、メッキ法によって形成することができる。

(3)

動位置合わせを行なうことができる。

4. 図面の簡単な説明

第1図(A)、(B)、(C)は従来方法の説明に供する図、第2図(A)、(B)、(C)は本発明の一実施例の説明に供する図である。

符号の説明

11:LSI、12:バンプ、13:配線端子、
14:基材、15:凹部。

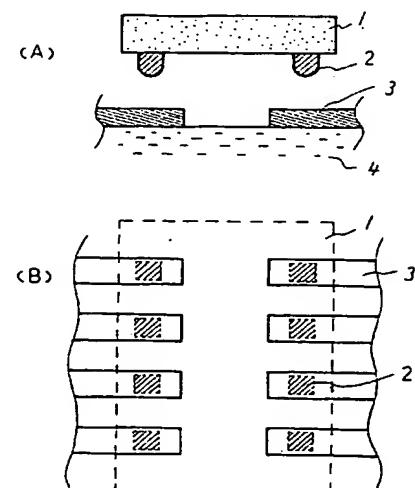
代理人 弁理士 福士愛彦(他2名)

<効果>

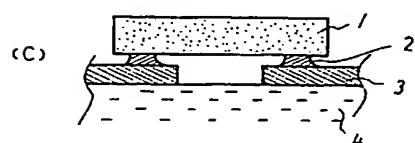
以上詳細に説明したように、本発明によれば、以下の各効果を奏ずる、きわめて有用な電子部品の構成方法を得ることができるものである。

1. LSIと配線基板とのポンディング位置合わせを作業者がマニュアルで光学的に行なう場合、配線基板端子のポンディング位置がピンホールとして表わされるため、位置合わせの迅速化をはかることができる。
2. LSIバンプの凸部と配線基板の凹部とのポンディングにより位置ずれがなくなり、作業者がマニュアルで位置合わせを行なった場合の位置のバラツキが吸収される。
3. LSIバンプと配線基板端子との接着面積が広くなり、ポンディング部分の接着強度が向上し、信頼性が向上する。
4. 専用のある広いピッチの場合には、これら凹部を大きく設けて、LSIを配線基板上にある程度粗雑に配置してから、適切な振動条件をLSIに与えて凹凸部のかん合として、精密自

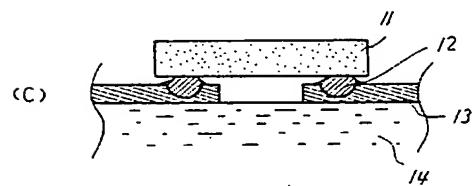
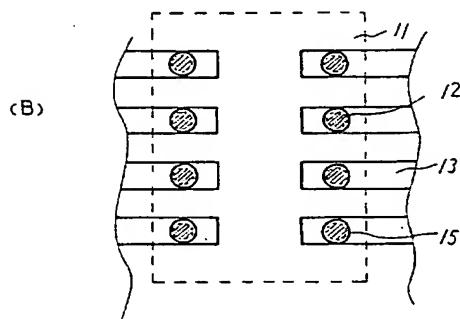
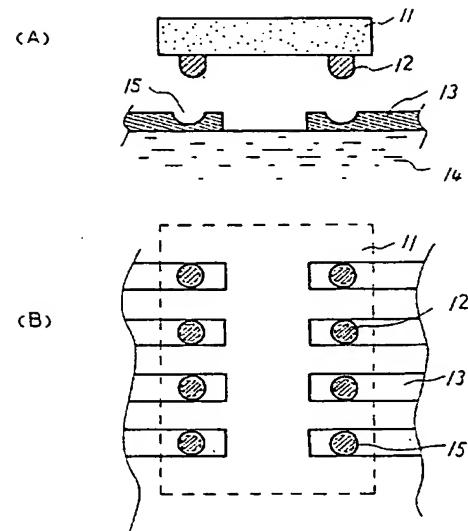
(4)



第1図



(5)



第2図